



KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010056500 A
 (43)Date of publication of application: 04.07.2001

(21)Application number: 1019990057976
 (22)Date of filing: 15.12.1999
 (30)Priority: ..
 (51)Int. Cl. H03F 3/20

(71)Applicant: LG INFORMATION & COMMUNICATIONS LTD.
 (72)Inventor: AHN, GWANG EUN

(54) DISTORTION COMPONENT DETECTING DEVICE FOR USE IN POWER AMPLIFIER

(57) Abstract:

PURPOSE: A distortion component detecting device is provided to detect a distortion component exactly regardless of a characteristic of a filter used to divide a frequency and the distortion component.

CONSTITUTION: A power amplifier(20) amplifies a signal, and a pre-distortion part(10) improves a nonlinear characteristic of the power amplifier(20). A distortion component detecting unit(200) is connected to an output terminal of the power amplifier(20) and detects a component distorted by the nonlinear characteristic of the power amplifier using a reference signal, obtained by delaying an input signal, and an output signal of the power amplifier. A power detector(60) detects a generation amount of the distortion component detected by the distortion component detecting unit(200). An adaptive controller(70) outputs a control voltage for changing the characteristic of the pre-distortion part(10) in order to minimize a power signal detected from the power detector(60).

COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (20041215)
 Notification date of refusal decision ()
 Final disposal of an application (rejection)
 Date of final disposal of an application (20060867)
 Patent registration number ()
 Date of registration ()
 Number of opposition against the grant of a patent ()
 Date of opposition against the grant of a patent ()
 Number of trial against decision to refuse ()
 Date of requesting trial against decision to refuse ()
 Date of extinction of right ()

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl. 7
H03F 3/20

(11) 공개번호 특2001 - 0056500
(43) 공개일자 2001년07월04일

(21) 출원번호 10 - 1999 - 0057976
(22) 출원일자 1999년12월15일

(71) 출원인 엘지정보통신주식회사
서평원
서울 강남구 역삼1동 679

(72) 발명자 안광은
경기도광명시하안동주공아파트304동607호

(74) 대리인 강성구
이화익

심사청구 : 없음

(54) 전력증폭기의 왜곡 성분 검출장치

요약

본 발명은 전력증폭기의 왜곡성분을 검출하는 장치에 관한 것이다. 이러한 왜곡성분 검출 장치는, 신호를 증폭하기 위한 전력증폭기(20)와, 이 전력증폭기(20)의 비선형 특성을 개선하기 위한 전치보상기(10)와, 전력증폭기(20)의 출력단에 연결되어 입력신호를 지연시킨 기준신호와 전력증폭기(20)로부터의 출력신호를 이용하여 전력증폭기의 비선형 특성에 의해 왜곡된 성분을 검출하는 왜곡성분 검출수단(200)과, 이 왜곡성분 검출수단(200)에서 검출된 왜곡 성분 발생량을 검출하는 전력검출기(60)와, 그리고 이 전력검출기(60)에서 검출된 전력신호를 최소화시키기 위해 전치보상기(10)의 특성을 변화시키는 제어전압을 출력하는 적응형 제어기(70)로 구성되어 있다. 이와 같이 구성됨으로써, 상기 왜곡성분검출회로(100)에서는 전력증폭기 출력신호의 크기와 위상이 기준신호와 크기가 같고 위상이 180도 차가 나도록 적응형으로 제어하게 된다. 따라서, 본 발명에서는, 전력증폭기에 입력되는 주파수와 왜곡 성분 분리에 사용되는 필터의 특성에 상관없이 정확한 왜곡성분을 검출할 수가 있다.

대표도
도 3

명세서

도면의 간단한 설명

도 1은 전치보상(Predistortion) 형 선형화기를 적용한 전력증폭기의 종래 구성도,

도 2는 도 1의 전력증폭기에서 출력되는 왜곡 특성도,

도 3은 본 발명에 따른 전력증폭기의 구성도,

도 4는 도 3에 도시된 왜곡성분 검출 회로의 내부 구성도,

도 5는 왜곡성분 검출회로의 두 입력신호를 나타낸 도면.

〈도면의 주요 부분에 대한 부호의 설명〉

10 : 전치 보상기 20 : 전력증폭기

60 : 전력 검출기 70 : 적응형 제어기

80 : 벡터 모듈레이터 90 : 지연선로

100 : 왜곡성분검출회로 110 : 브랜치 라인 커패시터

120 : 2 웨이 폼파이버 130 : 제어신호 생성기

200 : 왜곡성분 검출수단

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전력증폭기에 관한 것으로서, 특히 비선형 전력증폭기의 왜곡신호 성분을 검출하기 위한 장치에 관한 것이다.

일반적으로, 증폭기는 증폭기에 입력된 전기적 신호의 전력을 증가시키는데 사용된다. 이상적인 증폭기는 입력된 신호를 왜곡시키지 않고 선형적으로 신호의 크기만을 증가시킨다. 하지만 모든 신호 증폭기는 증폭기 제작에 사용된 능동 소자가 갖는 비선형 특성 때문에 전력증폭기의 출력에는 입력 신호 성분 이외의 왜곡성분이 나타난다.

증폭기에서 발생하는 왜곡은 입력신호 전력증가에 따른 이득감소와 입력신호 전력증가에 따른 위상변화에 의해 발생한다. 전력증폭기가 갖는 선형 특성을 향상시키기 위해 전치보상(Predistortion)이나 피드포워드(Feedforward) 등이 사용되고 있다. 특히 전치보상 방식의 선형화기는 전력증폭기의 효율을 크게 저하시키지 않으면서 선형특성을 향상시킬 수 있는 장점 때문에 이동통신 기지국 등에 널리 사용되고 있다.

전치보상을 이용한 선형화기의 동작원리는 다음과 같다. 대부분의 전력증폭기는 입력신호의 증가에 따라 이득이 감소하고 위상이 지연되는 비선형 특성을 갖는다. 전치보상을 이용한 선형화기는 비선형 전력 증폭기 전단에 위치하며, 전력 증폭기가 갖는 이득 감소 및 위상변화와 반대되는 특성을 갖기 때문에 선형화기가 포함된 증폭기의 전체적인 이득 특성과 위상 변화를 선형화시킬 수 있다. 이 방법은 구성이 단순하고 선형화기 연결에 따른 효율 저하가 거의 발생하지 않는 장점이 있다.

하지만, 비선형 전력증폭기는 그 전기적 특성이 사용되는 동작 온도, 입력전원, 그리고 시간 등의 변화에 따라 변화하기 때문에 전치보상 등의 선형화기를 이용하여 전력증폭기의 비선형 특성을 개선하는 경우, 전력증폭기의 특성변화 정도를 검출하고 이를 토대로 선형화기의 특성을 변화시켜줄 수 있어야 한다.

한편, 종래기술의 구성은 도 1에 도시된 바와 같다. 도 1은 전치보상형 선형화기를 적용한 전력증폭기의 구성도이다.

도 1에 도시된 종래 전력증폭기의 구성은, 신호를 증폭하기 위한 전력증폭기(20)와, 이 전력증폭기의 비선형 특성을 개선하기 위한 전치보상기(Predistorter)(10)와, 전력증폭기(20)의 출력에 나타나는 왜곡성분을 방향성 결합기(30)로부터 받아 검출하기 위한 믹서(Mixer)(40), 대역통과필터(BPF)(50) 및 전력검출기(Power detector)(60)와, 그리고 이 전력 검출기(Power detector)(60)에서 검출된 왜곡성분을 이용하여 전치보상기(10)의 특성을 변화시키기 위해 제어전압을 출력하는 적응형 제어기(Adaptive controller)(70)로 구성되어 있다.

이와 같이 구성된 종래기술의 동작을 설명한다. 도 1에 도시된 바와 같이, 입력포트를 통해 입력된 RF 대역의 신호는 전치보상기(10)에 입력되어 전력증폭기(20)의 비선형 특성과 반대되는 특성을 갖도록 입력신호의 크기와 위상을 변화시킨다. 전치보상기(10)의 출력신호는 전력증폭기(20)에 입력되어 방향성 결합기(30)의 최종 출력포트를 통해 출력된다. 이때, 전치보상기(10)가 정상적으로 동작된다면 전력증폭기(20)의 출력에는 왜곡 성분이 나타나지 않는다. 하지만 전치보상기(10)의 특성을 전력증폭기(20)의 비선형 특성과 정확히 역(Inverse)이 되게 할 수 없기 때문에 실제 최종 출력에는 왜곡성분이 나타나게 된다. 이와 같은 왜곡성분을 최소화시키기 위해서는 전력증폭기(20)의 출력에 나타나는 왜곡 성분 발생량을 주기적으로 확인하여 그 발생량이 최소가 되도록 적응형 제어기(70)를 적절히 동작시켜 전치보상기(20)의 특성을 변화시켜 주어야 한다. 도 1과 같은 종래의 구조에서는 전력증폭기의 출력에 나타나는 왜곡 성분을 검출하기 위하여 샘플링된 출력신호와 로컬신호를 믹서를 이용하여 주파수 하향변환하고, 왜곡성분을 분리하기 위하여 대역통과필터(BPF; Band Pass Filter)(50)를 이용하여 필터링한다.

필터링된 신호에는 도 2의 빗금친 부분과 같이 왜곡성분만 존재하며, 이를 대역통과필터(50) 후단에 위치한 전력검출기(60)를 이용하여 왜곡성분 발생량을 확인할 수 있다. 그리고 적응형 제어기(70)는, 전력 검출기(60)를 통해 검출된 신호를 토대로 왜곡 성분 발생량이 최소가 되도록 제어전압을 전치 보상기(10)에 공급하여 전치 보상기(10)의 특성을 변화시킨다.

이와 같이 주파수 하향변환된 신호로부터 왜곡 성분을 검출하기 위하여 대역통과필터(50)를 이용하여, 도 2의 빗금친 부분의 왜곡 성분만 통과시킨다. 이상적인 경우, 상기 대역통과필터(50)를 통과한 신호에는 원래 증폭하고자 하는 입력신호 성분은 존재하지 않아야 한다. 하지만, 실제의 경우, 필터(50)의 감쇠 특성이 제한적이기 때문에 대역통과필터(50) 출력에는 입력신호 성분이 나타나게 된다. 왜곡 성분 검출이 적응형 제어기(70)에 의해 사용될 수 있게 하기 위해서는 원래의 입력신호 성분은 왜곡 성분에 비해 크기가 15dB 이상 작아야 한다. 이는 일반적인 전력증폭기(20)의 왜곡 성분이 원래의 입력 성분에 비해 대략 30dB 정도 낮기 때문에 실제 필터(50)에서는 입력신호 성분을 45dB 이상 감쇠시켜 주어야 한다. 전력증폭기의 출력에 나타나는 왜곡 특성을 더욱 좋게 하기 위해서는 필터의 감쇠 특성이 우수해야 한다. 그리고 전력증폭기(20)에서 발생하는 왜곡성분은 3차에 의한 상호변조 왜곡(IMD; Intermodulation distortion)이 주된 것이며, 이 성분은 도 2와 같이 원래의 입력신호 성분에 인접해 있기 때문에 필터링하기가 매우 어려운 문제점이 있다.

또한, 도 1과 같은 구성에서는, 왜곡 성분을 검출하기 위해서 하향변환을 사용하였으며, 이는 대역통과필터(50)의 중심주파수를 일정하게 하기 위한 것이다. 이를 위해서는 전력증폭기(20)에 입력되는 신호의 정확한 주파수 정보가 필요하다. 이를 알지 못하는 경우, 입력신호의 주파수를 확인할 수 있는 모듈이 필요하게 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명에서는 상기와 같은 문제점을 해결하기 위해서 전력증폭기에 입력되는 주파수와 왜곡성분 분리에 사용되는 필터 특성에 상관없이 왜곡 성분을 검출하는데 그 목적이 있다.

상기와 같은 목적을 달성하기 위한 본 발명의 전력증폭기의 왜곡성분 검출장치는, 고주파 대역의 입력신호를 받은 전치보상기가 후단에 연결되는 전력증폭기의 비선형 특성을 개선하고, 그 개선된 신호를 전력증폭기가 증폭하여 출력하고, 증폭된 신호에서 전력증폭기의 왜곡성분 발생량을 전력 검출기에서 검출하고, 이 검출된 발생량에 따라 적용형 제이기가 상기 왜곡성분 발생량이 최소가 되도록 적용형으로 제어전압을 상기 전치보상기에 제공하는 전력증폭기에서, 상기 전력증폭기의 출력단에 연결되어 전치 보상기로의 입력을 지연시킨 기준신호와 전력증폭기로부터의 출력신호를 이용하여 전력증폭기의 비선형 특성에 의해 왜곡된 성분을 검출하는 왜곡성분 검출수단이 더 포함되어 구성된 것이다. 이와 같이 구성된 본 발명에서는 전력증폭기에 입력되는 주파수와 왜곡성분 분리를 위해 종래와 같이 필터의 특성을 고려하지 않고도 정확한 왜곡성분을 검출할 수가 있다.

발명의 구성 및 작용

이하, 본 발명을 첨부된 도면들에 의거하여 상세히 설명하면 다음과 같다.

도 3은 본 발명에 따른 전력증폭기의 전체 구성도를 나타낸다.

이에 도시된 바와 같이, 본 발명에 따른 전력증폭기의 구성은, 신호를 증폭하기 위한 전력증폭기(20)와, 이 전력증폭기(20)의 비선형 특성을 개선하기 위한 전치보상기(10)와, 전력증폭기(20)의 출력단에 연결되어 전치 보상기(10)으로의 입력을 지연시킨 기준신호와 전력증폭기(20)로부터의 출력신호를 이용하여 전력증폭기의 비선형 특성에 의해 왜곡된 성분을 검출하는 왜곡성분 검출수단(200)과, 이 왜곡성분 검출수단(200)에서 검출된 왜곡 성분 발생량을 검출하는 전력검출기(60)와, 그리고 이 전력검출기(60)에서 검출된 전력신호를 최소화시키기 위해 전치보상기(10)의 특성을 변화시키는 제어전압을 출력하는 적용형 제이기(70)로 구성되어 있다.

위에서, 왜곡성분 검출수단(200)은, 상기 전력증폭기(20)의 출력을 제한 받고, 왜곡성분 검출회로로부터 제한 입력된 크기 및 위상 오차 제어전압(V_i , V_Q)을 입력받아 전력증폭기(20)의 출력신호(81)를 출력하는 벡터 모듈레이터(80)와, 전치보상기(10)에 입력되는 신호를 지연시킨 기준 신호(91)를 출력하는 지연신로(90)와, 그리고 벡터 모듈레이터(80)에서 출력된 전력증폭기 출력신호(81)와 지연신로(90)에서 출력된 기준신호(91)의 크기(Amplitude) 오차와 위상 오차를 검출하는 왜곡성분 검출회로(100)로 구성된다.

또한, 왜곡성분 검출회로(100)의 내부 구성을 도 4를 참조하여 설명하면, 상술한 M 포트를 통해 입력되는 전력증폭기의 출력신호의 일부를 R 포트를 통해 입력되는 신호의 크기와 같도록 샘플링한 신호(81)와 R 포트를 통해 입력되는 입력신호의 일부를 샘플링한 기준신호로서 상기 신호(81)와 180도 위상차가 나도록 하였으며 전치보상기와 전력증폭기에서 발생한 시간지연을 보상한 신호(91)를 M 벡터와 R 벡터로서 입력받아 이를 합하여 출력하는 브랜치 라인 커플러(110)와, 이 브랜치 라인 커플러(110)의 합 벡터에 상응한 왜곡성분(V)을 출력하는 2 웨이 콤파이너(120)와, 그리고 전력증폭기(20)의 출력신호(S), 상기 커플러(110)의 한데 입력신호(T), 상기 커플러(110)의 합 벡터(U) 및 콤파이너(120)의 왜곡성분(V)을 입력받아 크기 오차 및 위상 오차를 구하여 이 오차들을 감소시키도록 크기 오차 및 위상 오차에 비례하는 제어전압(V_i , V_Q)을 생성하는 제어신호 생성기(130)로 구성되어 있다. 위에서, 합 벡터 U는 M_X 와 R_Y 의 합이다(도 4b 참조).

이와 같은 구성에 의거하여 RF 대역의 입력신호에 대해 적용할 수 있는 본 발명의 왜곡 성분 검출 동작을 설명하면 다음과 같다.

먼저, 입력포트를 통해 입력되는 RF 대역의 입력신호는 전치보상기(10)에 입력되어 전력증폭기(20)의 비선형 특성과 반대되는 특성을 갖도록 입력신호의 크기와 위상은 변화된다. 그 변화된 신호는 전력증폭기(20)에서 증폭된다.

그 중폭된 신호는 벡터 모뮬레이터(80)가, 왜곡성분 검출회로(100)에서 출력되는 크기 및 위상 오차를 감소시키기 위한 제어전압(V_L , V_G)을 입력받아 전력증폭기(20)의 출력신호(81)를 도 5의 (b)에 도시된 바와 같이 왜곡성분 검출회로(100)의 M 입력포트에 출력한다. 여기서, 도 5의 (b)는 전력증폭기의 출력신호를 나타낸 것으로 전력증폭기의 비선형 특성에 의해 왜곡된 성분이 포함되어 있다.

그리고, 상술한 전력증폭기의 출력신호(81)와 상기 지연선로(90)를 통해 지연되어 R 입력포트를 통해 입력된 도 5의 (a)에 도시된 바와 같은 기준신호(91)를 받은 왜곡성분 검출회로(100)에서는, 이 두개의 신호를 크기가 같고 위상이 180도 차가 나도록 적응형으로 제어한다. 왜냐하면 전력증폭기의 특성은 전력증폭기의 동작조건과 시간 등에 따라 그 특성이 변화하기 때문에 제각각에서 설정된 크기 및 위상 조건과 차이가 날 수 있기 때문이다.

부가적으로 상술한 왜곡성분 검출회로(100)의 동작을 도 4a 내지 도 4e를 참조하여 설명하면 다음과 같다.

도 4a에서, M은 전력증폭기(20)의 출력의 일부를 R과 크기가 같도록 샘플링한 신호이며, R은 입력신호의 일부를 샘플링한 신호로서 M과 180도 위상차가 나고 전지보상기(10)와 전력증폭기(20)에서 발생된 시간 지연을 보상한 신호를 도시하였다.

그리고, 도 4b에서는, 상기 도 4a에 도시된 브랜치 라인 커플러(110)의 각 포트에서 M과 R에 있는 A성분 신호를 벡터로 나타낸 것이며, M과 R의 신호크기와 위상오차가 발생하지 않은 경우이다. 이 경우, 도 4a에서와 같이 2웨이 콤파이너(120)의 출력에는 전력증폭기(120)에서 발생된 왜곡성분 B만 나타나게 된다. M과 R 포트에 입력되는 신호를 각각 M과 R 벡터로 나타내었으며, M과 R 벡터의 브랜치 라인 커플러(110)의 출력은, 도 4b에서와 같이, M_x , M_y , R_x , R_y 가 된다. 그리고 브랜치 라인 커플러(110)의 포트 X에서의 신호는 M_y 와 R_x 의 합 벡터이고, 포트 Y에서의 신호는 M_x 와 R_y 의 합 벡터가 된다. 즉, 이 합 벡터(X, Y)는 2웨이 콤파이너(120)의 입력이 된다. 이러한 입력을 받은 콤파이너(120)의 출력은 Z이며, 도 4a에서와 같이 전력증폭기에서 왜곡이 발생하지 않고 M과 R간에 위상차가 정확히 180도가 되는 경우, 출력 Z는 0이 된다.

그러나, M과 R 포트의 신호사이에서 크기 및 위상 오차가 발생하는 경우, 각 포트에서의 신호는 도 4c에 도시된 바와 같다. 이때, 2웨이 콤파이너(120)의 출력 Z 신호의 전력은 X'과 Y'의 벡터 합을 통해 계산된다. 이를 도시하면 도 4d에 도시된 바와 같다. 이 도 4d에 도시된 바와 같이, 크기와 위상이 차이가 나게 되는 경우, X'과 Y'이 두 합벡터를 V라 할 때, V는 다음 < 수학식 1>로 표현된다.

< 수학식 1>

$$V^2 = X'^2 + Y'^2 - 2X'Y'\cos(x-\phi_y)$$

여기서, δ ϕ 는 전력증폭기(20)에서 발생한 위상오차이다. 전력증폭기에서 발생한 크기오차를 표현하기 위하여 Y'를 $X' + \delta A$ 로 나타내면 상기 < 수학식 1>은 다음 < 수학식 2>와 같이 된다.

< 수학식 2>

$$V^2 = X'^2 + (X' + \delta A)^2 - 2X'(X' + \delta A)\cos(x-\phi_y)$$

상술한 도 4a를 보면 전력증폭기의 출력신호(S)는, 원래 입력신호(T)와 왜곡성분(V)의 합으로 구성되기 때문에 크기 오차는 다음 < 수학식 3>으로 구해진다.

< 수학식 3>

$$\text{크기오차} = P_s - (P_T + 2P_U)$$

여기서, P_S , P_T , P_U 는 각각 다음 < 수학적식 4~6> 과 같다.

< 수학적식 4>

$$P_s = (A^2 + B^2)$$

< 수학적식 5>

$$P_T = (A + \delta A)^2$$

< 수학적식 6>

$$P_U = \frac{1}{2} A^2 + (A + \delta A)^2 - 2A(A + \delta A) \cos(\pi - \delta \psi) + B^2$$

상기 < 수학적식 4~6> 을 이용하여 크기 오차 식을 정리하면 다음 < 수학적식 7> 과 같다.

< 수학적식 7>

$$\begin{aligned} \text{크기오차} &= -2(A + \delta A)[A(1 - \cos \delta \psi) + \delta A] \\ &\approx -2A \delta A \quad \text{if } A \gg \delta A, \delta \psi \approx 0 \end{aligned}$$

위 < 수학적식 7> 에서 알 수 있듯이 S , T , V 를 이용하여 크기오차를 구할 수 있다.

다음으로, 위상오차를 구하는 방법은 다음과 같다.

위상오차는 상기 브랜치 라인 커패시터(110)의 두 입력 M 과 R 의 P_S , P_T 의 합은 브랜치 라인 커패시터의 한 출력전력의 두 배와 같다는 것으로 해결된다. 이를 아래 < 수학적식 8> 으로 나타내면 다음과 같다.

< 수학적식 8>

$$\text{위상오차} = P_S + P_T - 2P_U$$

여기서, P_U 는 도 4e에 도시된 Y' 로부터 해결된다. Y' 은 다음과 같다.

$$Y'^2 = R_Y^2 + M_X^2 - 2R_Y M_X \cos\left(\frac{\pi}{2} - \delta \psi\right)$$

< 수학식 9>

$$P_U \frac{1}{2} A^2 + (A + \delta A)^2 - 2A(A + \delta A) \cos\left(\frac{\pi}{2} - \delta \psi\right) + B^2$$

따라서, 위상오차는 다음 < 수학식 10> 과 같이 된다.

< 수학식 10>

$$\begin{aligned} \text{위상오차} &= -\frac{2A(A + \delta A) \sin \delta \psi}{\delta A} \\ &\approx -2A^2 \delta \psi \quad \text{if } \delta A \ll A, \delta \psi \ll 1 \end{aligned}$$

크기오차와 위상오차는 상술한 수학식들에 의해 전력 검출기를 포함하는 제어신호 생성기(130)에서 검출하여 그 크기 오차 및 위상오차가 감소하도록 크기오차 및 위상오차에 비례하는 제어전압을 생성한다.

이와 같이 왜곡성분 검출회로(100)에서 제어함으로써, 도 5의 (b)에 도시된 빗금친 성분만 존재하게 되며, 이를 전력 검출기(60)를 이용하여 검출하면 왜곡성분 발생량을 검출할 수 있게 된다.

이렇게 검출된 왜곡성분 발생량에 의거하여 적응형 제어기(70)에서는 왜곡성분 발생량이 최소가 되도록 전치보상기(10)에 해당 제어전압을 출력한다.

발명의 효과

이상과 같은 본 발명의 전력증폭기의 왜곡성분 검출장치는, 전력증폭기에 입력되는 주파수와 왜곡 성분 분리를 위한 필터의 특성에 상관없이 정확한 왜곡성분 검출이 가능해지는 효과가 있다.

(57) 청구의 범위

청구항 1.

고주파 대역의 입력신호를 받은 전치보상기가 후단에 연결되는 전력증폭기의 비선형 특성을 개선하고, 그 개선된 신호를 전력증폭기가 증폭하여 출력하고, 증폭된 신호에서 전력증폭기의 왜곡성분 발생량을 전력 검출기에서 검출하고, 이 검출된 발생량에 따라 적응형 제어기가 상기 왜곡성분 발생량이 최소가 되도록 적응형으로 제어전압을 상기 전치보상기에 제공하는 전력증폭기에서,

상기 전력증폭기의 출력을 제한 받고, 왜곡성분 검출회로로부터 제한 입력된 크기 및 위상 오차 제어전압을 입력받아 전력증폭기의 출력신호를 출력하는 벡터 모듈레이터;

상기 전치보상기에 입력되는 신호를 지연시킨 기준 신호를 출력하는 지연선로; 및

상기 벡터 모듈레이터에서 출력된 전력증폭기 출력신호와 상기 지연선로에서 출력된 기준신호의 크기 오차와 위상 오차를 검출하는 왜곡성분 검출회로가 더 포함되어 구성된 것을 특징으로 하는 전력증폭기의 왜곡성분 검출장치.

청구항 2.

제 1 항에 있어서, 상기 왜곡성분 검출회로는,

상기 벡터 모듈레이터의 출력신호(M)와 상기 기준신호(R)를 M 벡터와 R 벡터로서 입력받아 이를 합하여 출력하는 브랜치 라인 커플러;

이 브랜치 라인 커플러의 합 벡터에 상응한 왜곡성분을 출력하는 2 웨이 콤팩터; 및

상기 전력증폭기의 출력신호, 상기 커플러의 원래 입력신호, 상기 커플러의 합 벡터 및 상기 콤팩터의 왜곡성분을 입력받아 크기 오차 및 위상 오차를 구하여 이 오차들을 감소시키도록 크기 오차 및 위상 오차에 비례하는 제어전압을 생성하는 제어신호 생성기로 구성된 것을 특징으로 하는 전력증폭기의 왜곡성분 검출장치.

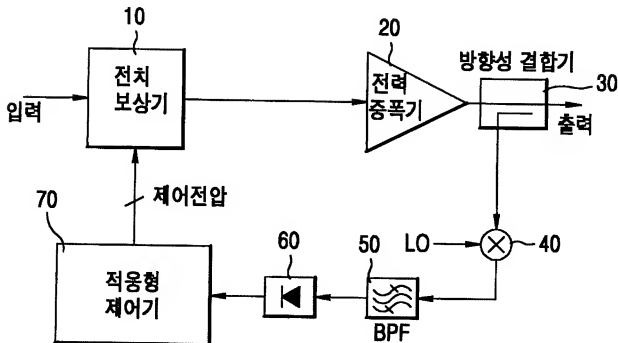
청구항 3.

제 2 항에 있어서, 상기 제어신호 생성기는,

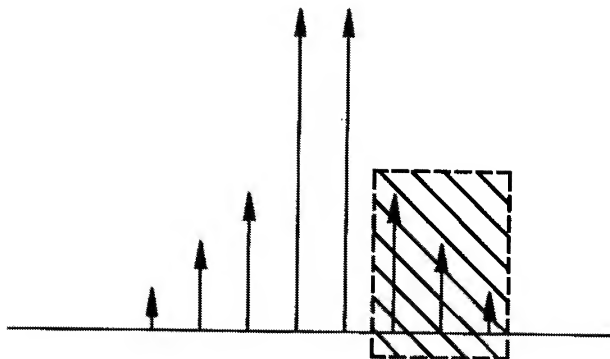
크기오차 및 위상오차를 검출하기 위해 전력검출기가 포함된 것을 특징으로 하는 전력증폭기의 왜곡성분 검출장치.

도면

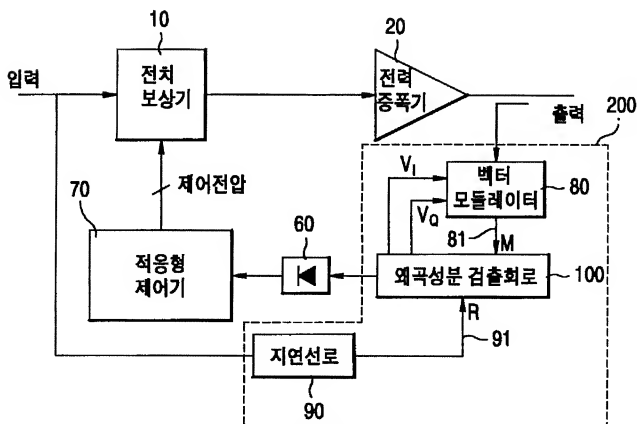
도면 1



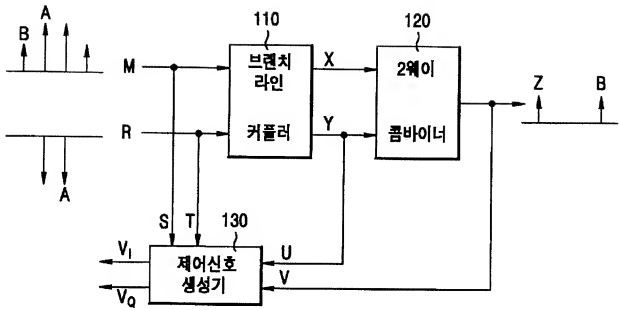
도면 2



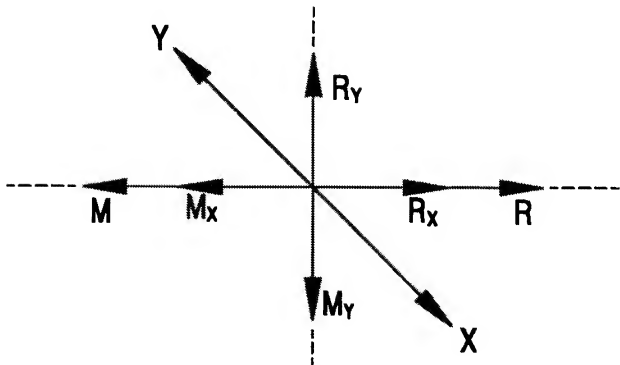
도면 3



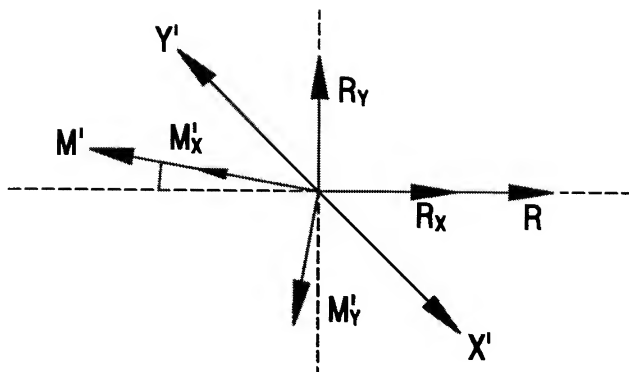
도면 4a



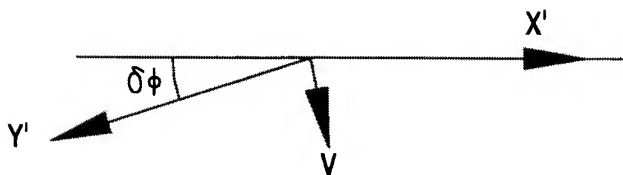
도면 4b



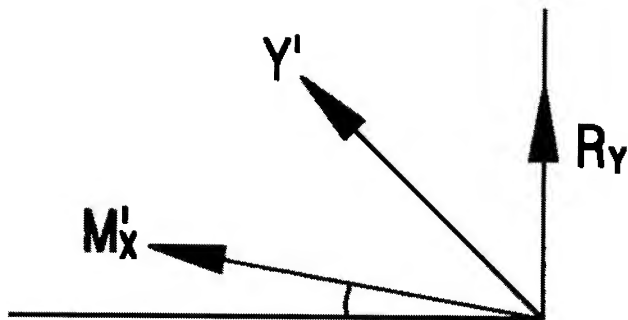
도면 4c



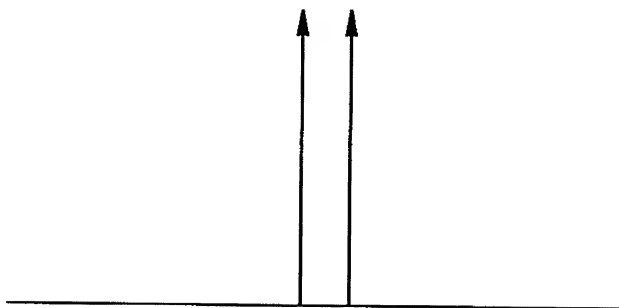
도면 4d



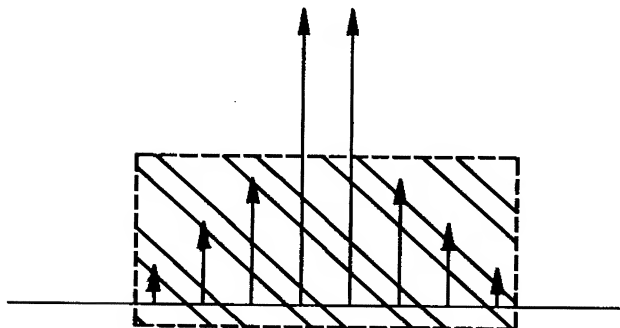
도면 4e



도면 5



(a) 기준신호(R)



(b) 전력증폭기 출력 신호(M)